

## JP9265062

Publication Title:

PRODUCTION OF LIQUID CRYSTAL DISPLAY ELEMENT AND  
MULTILAYOUT SUBSTRATE FOR THE SAME

Abstract:

**PROBLEM TO BE SOLVED:** To prevent the occurrence the defect by varying the feeding direction of a multilayout substrate and to reduce a production cost by asymmetrically arranging plural electrode pattern regions with respect to a direction for feeding a multilayout substrate and displaying the feed direction of this multilayout substrate.

**SOLUTION:** The electrode pattern regions 2, 2' for the liquid crystal display element are formed by one each on the multilayout substrate 1. The large electrode pattern region 2 is formed from the side near the prescribed feed end of the multilayout substrate 1, by which the prescribed feed direction is displayed. Then, if at least one layer of even the transparent or translucent electrode patterns are formed, the electrode pattern regions 2, 2' glow by reflecting light and, therefore, the sufficiently large contours thereof are easily identifiable by naked eyes. An operator is, therefore, able to easily identify the feed direction when the electrode pattern regions 2, 2' are arranged and formed asymmetrically.

-----

Data supplied from the esp@cenet database - <http://ep.espacenet.com>

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-265062

(43)公開日 平成9年(1997)10月7日

(51)Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/13	1 0 1		G 0 2 F 1/13	1 0 1

審査請求 未請求 請求項の数3 O L (全 4 頁)

(21)出願番号 特願平8-73952

(22)出願日 平成8年(1996)3月28日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 深谷 敏雄

兵庫県姫路市余部区上余部50番地 株式会

社東芝姫路工場内

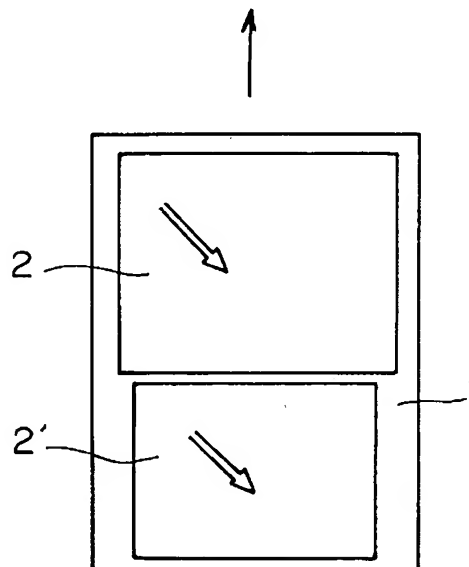
(74)代理人 弁理士 葛田 瑠子 (外1名)

(54)【発明の名称】 液晶表示素子製造方法、及びそのための多面取り基板

(57)【要約】

【課題】 液晶表示素子の製造において、多面取り基板1を次の処理工程の装置に送入する際に、多面取り基板1の向きを違えてしまうことを防止する。

【解決手段】多面取り基板1上の複数の電極パターン領域2、2'の寸法を互いに異なるものとし、その配置により基板を次工程の処理装置に送入する方向を表示する。



## 【特許請求の範囲】

【請求項1】多面取り基板を用いて行う液晶表示素子の製造方法において、

前記多面取り基板上に複数の電極パターン領域を互いに異なる寸法に形成し、

前記複数の電極パターン領域を、前記多面取り基板を次工程の処理装置へ送入する方向について非対称に配置し、前記多面取り基板の所定送入向きを表示することを特徴とする液晶表示素子の製造方法。

【請求項2】液晶表示素子の製造に用いる多面取り基板において、

前記多面取り基板上に複数の電極パターン領域が互いに異なる寸法に形成され、

前記複数の電極パターン領域が、前記多面取り基板を次工程の処理装置へ送入する方向について非対称に配置されたことを特徴とする多面取り基板。

【請求項3】請求項2に記載の多面取り基板において、前記複数の電極パターン領域が、配向膜の配向処理を行うべき方向を同一にして配されたことを特徴とする多面取り基板。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、パソコン、テレビ、ビデオカメラ、カーナビゲーションシステム、パチンコ、ワープロ等に用いる液晶表示素子の製造方法に関し、又、それに用いる多面取り基板に関する。

## 【0002】

【従来の技術】液晶表示装置に用いる液晶表示素子（液晶セル）は、一対の絶縁性基板、例えばガラス基板の上に透明あるいは不透明な電極パターン、配向膜、カラーフィルター層等が形成され、液晶物質をサンドイッチ状に挟んでシール剤により密封したものである。

【0003】携帯用パソコン、小型テレビなどに5～12インチ程度の液晶表示素子が用いられるが、通常、1枚の大型基板（例えば300mm×400mm）から複数の液晶表示素子用基板が採取される。

【0004】本明細書において、この元の大型基板を多面取り基板と呼び、大型基板から複数の採取され個々の液晶表示素子を構成する基板を単独基板と呼ぶ。

【0005】通常、多面取り基板のままで、多層の電極パターン及び配向膜等の形成、及び／又はカラーフィルター膜等の形成を行っている。多面取り基板上には複数の単独基板に対応する複数の区画が設定され、それらの区画の端縁部を除いた領域、すなわちほぼ単独基板が液晶表示素子に組み立てられた際の表示領域に相当する領域に、上記電極パターン等が形成される。以降、この領域を電極パターン領域と呼ぶことにする。

【0006】図4には、最も簡単な例として、多面取り基板101上に相等しい二つの電極パターン領域102、102が設けられた様子を示す。

【0007】大型の多面取り基板101のまま、電極パターン、配向膜等を形成する多数の工程に順次供されるため、多数の処理装置の間を移送されるが、次工程の処理装置に送入されるにあたり、常に所定の送入向きを維持しなければならない。多面取り基板上に順次形成される電極パターン等は、一般に多面取り基板101の前後方向に対して非対称に配置されているからである。

【0008】電極パターンを形成する工程において、多面取り基板101が逆向きに送入了る場合、一旦形成したフォトレジストを剥離し、再度フォトレジストを形成する（フォトレジストリワーク）必要がある。また、万一、送入向きを違えたことが看過されて液晶表示素子組立に供され、シール剤の硬化まで行われた場合には不良品として廃棄されるしかない。

【0009】同一パターンが形成された多面取り基板は何かの目印を付けない限り、一瞥して肉眼的に向きを特定することは不可能である。ところが、CVDやフォトレジスト等の工程を含む液晶表示素子の製造工程上、塗料等を付着させて目印とする方法は採用し難い。塗料等は、一般に安定性が不十分で、製造工程の汚染源となるからである。

【0010】そこで、図3に示すように、多面取り基板101の一角部に、オリフラ103と呼ばれる折り欠きを設けて、多面取り基板101の所定送入向きを表す目印としていた。図3の紙面における上方の矢印が所定送入向きを示す。

【0011】しかし、ガラス基板の利用効率を下げないためには、図に示すように、オリフラ103の寸法は小さいものでなければならず、透明な基板においては視認性に劣る。したがって、所定の短時間内に移送作業を完了しなければならない生産現場では、作業者が十分に熟練していない場合に、オリフラ103が看過されて送入向きを違えてしまい、上記のようなトラブルが発生する。

## 【0012】

【発明が解決しようとする課題】上記の様な従来の技術では、多面取り基板101の所定送入向きを表示するオリフラ103の視認性が悪いために、送入向きを違えてしまうトラブルを防止できず、ひいてはコスト削減の障害の一つともなっていた。

【0013】本発明はこのような問題点を容易かつ確実に解決することのできる、液晶表示素子用基板の製造方法及びそのための多面取り基板を提供するものである。

## 【0014】

【課題を解決するための手段】本発明の請求項1の液晶表示素子の製造方法においては、多面取り基板を用いて行う液晶表示素子の製造方法において、前記多面取り基板上に複数の電極パターン領域を互いに異なる寸法に形成し、前記複数の電極パターン領域を、前記多面取り基板を次工程の処理装置へ送入する方向について非対称に

配置し、前記多面取り基板の所定送入向きを表示することを特徴とする。

【0015】上記構成により、多面取り基板の所定送入向きが明瞭に表示され、向きを違えてしまうことを防止することができる。

【0016】請求項2の多面取り基板においては、液晶表示素子の製造に用いる多面取り基板において、前記多面取り基板上に複数の電極パターン領域が互いに異なる寸法に形成され、前記複数の電極パターン領域が、前記多面取り基板を次工程の処理装置へ送入する方向について非対称に配置されたことを特徴とする。

【0017】請求項3の多面取り基板においては、請求項2に記載の多面取り基板において、前記複数の電極パターン領域が、配向膜の配向処理を行うべき方向を同一にして配されたことを特徴とする。

【0018】

【発明の実施の形態】以下、本発明の第1の実施例について、図1～2に基づいて説明する。

【0019】300mm×400mmのガラスからなる多面取り基板1の上に、12.1インチ液晶表示素子用の電極パターン領域2、および10.4インチ液晶表示素子用の電極パターン領域2'をそれぞれ一つ形成する。図1の紙面において上方に描かれた一重線矢印が所定送入向きを示す。図1に示すように、多面取り基板1の所定送入端に近い方により大きい電極パターン領域2を形成することで、所定送入向きを表示する。

【0020】たとえ透明もしくは半透明な電極パターンであっても少なくとも1層形成されると、電極パターン領域2、2'は、光を反射して輝くため、肉眼により、十分に大きなその輪郭は容易に識別できる。そのため、電極パターン領域2、2'を図1に示すように配置、形成した場合には、作業者が送入向きを容易に識別できる。

【0021】本実施例により2,000枚のアレイ側基板について、電極パターンを最後まで形成する複数の工程を行ったところ、フォトレジストリワークが皆無となった。

【0022】さらに、本実施例では、電極パターン領域2、2'について、配向処理を行うべき方向を同一にして形成している。したがって、電極パターン形成の複数の工程が完了し、配向膜層が形成された後、基板全体に同一方向に配向処理を行えば足りる。配向処理はバフを用いたラビングにより行われるため、電極パターン領域2、2'の配向処理すべき方向が同一でない場合には、単独基板に分離採取した後にラビングを行わなければならない。

【0023】このように配向処理された多面取り基板1は、シール剤塗布、スペーサー散布後、図2に示すように、対応する電極パターン領域2A、2A'をカラーフィルターパターンとして形成した多面取り基板1Aと組

み合わされる。この多面取り基板1、1Aの対からなる大型セルから単独基板の対からなる2つのセル(12.1インチおよび10.4インチ)を切り離し、液晶を注入した後、偏光板をセルの両面に貼り付けて液晶表示素子を得る。

【0024】本実施例において、セルを組み立てる際に、一方の基板だけを多面取り基板とし、他方の基板を単独基板とすることもできる。

【0025】本実施例による液晶表示素子の不良品発生率は、従来の技術を用いた比較例における不良品発生率の約1/3又はそれ以下となった。

【0026】本実施例により、多面取り基板の送入向きを違えてしまうことによる不良の発生を防止することができ、特に、アレイ基板における不良を減少させることができる。したがって、フォトレジストリワークによる工程負担を防止し、液晶表示素子製品における不良品発生によるコスト上昇を大幅に減少することができる。

【0027】第2の実施例を図2に示す。

【0028】300mm×400mmのガラス基板1の上に、13.8インチ液晶表示素子用電極パターン2と3インチ液晶用電極パターン2'、2'、2'を形成した。

【0029】本実施例では、送入向きを示す補助的な目印としてオリフラ3を設けた。

【0030】第1の実施例と同様に、2,000枚のアレイ側基板について、電極パターンを最後まで形成する複数の工程を行ったところ、フォトレジストリワークがやはり皆無となった。

【0031】比較例として従来技術により2,000枚の基板について実施例1～2と同様に行ったところ、フォトレジストリワーク率は1.5%であった。

【0032】表1に実施例1～2および比較例のフォトレジストリワーク率をまとめて示す。

【0033】

【表1】

フォトレジストリワーク率の比較

	フォトレジストリワーク率(%)
実施例1	0
実施例2	0
比較例	1.5

【0034】

【発明の効果】液晶表示素子用基板の製造に用いる多面取り基板において、次工程の処理装置への送入方向を肉眼的に明瞭に表示する。これにより、多面取り基板の送入向きを違えてしまうことによる不良の発生を防止することができ、製造コスト削減を実現する。

## 【図面の簡単な説明】

【図1】本発明の第1の実施例に係る、多面取り基板を示す平面図である。

【図2】第1の実施例の多面取り基板の、対向基板との組み合わせについて模式的に示す平面図である。

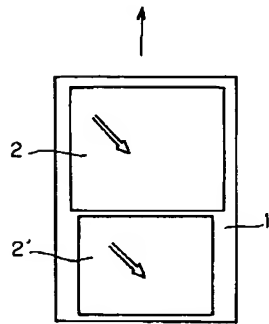
【図3】第2の実施例の多面取り基板を示す平面図である。

【図4】従来の技術の多面取り基板を示す平面図である。

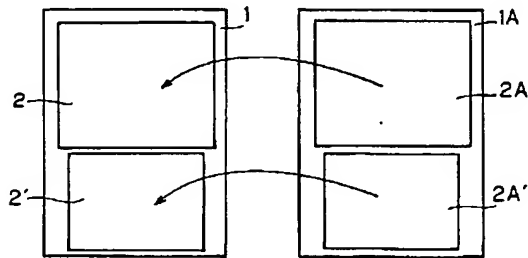
## 【符号の説明】

- 1 多面取り基板
- 2 電極パターン領域
- 3 オリフラ

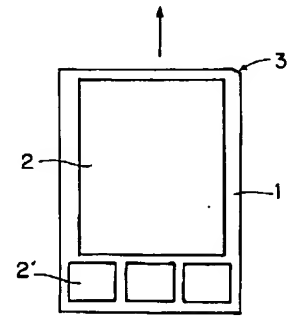
【図1】



【図2】



【図3】



【図4】

